

Aritmetica dei calcolatori

Corso di Calcolatori Elettronici A

2007/2008

Sito Web: <http://prometeo.ing.unibs.it/quarella>

Prof. G. Quarella

prof@quarella.net

Notazione posizionale

I numeri sono rappresentati come successioni di cifre

$$C_{n-1} C_{n-2} \dots C_2 C_1 C_0$$

Le cifre sono rappresentate da simboli, scelti da un insieme di B simboli, dove B è la **base** della numerazione.

Il valore della i -esima cifra c di un numero è pari a

$$C_i \cdot B^i$$

Quindi la sequenza di cifre suddetta equivale a:

$$C_{n-1} \cdot B^{n-1} + C_{n-2} \cdot B^{n-2} + \dots + C_2 \cdot B^2 + C_1 \cdot B^1 + C_0 \cdot B^0$$

Numerazione binaria

Gli uomini utilizzano solitamente la base 10, mentre nei sistemi digitali si utilizza la base 2, in quanto è pratico associare i simboli “0” e “1” a due valori distinti di una grandezza fisica.

$$N_{10} = C_{n-1} \cdot 2^{n-1} + C_{n-2} \cdot 2^{n-2} + \dots + C_2 \cdot 2^2 + C_1 \cdot 2^1 + C_0 \cdot 2^0$$

Le cifre binarie vengono definite **bit** da **binary digit**.

Nei calcolatori si ha a disposizione un numero limitato di bit e bisogna trovare una rappresentazione adeguata per i numeri negativi.

Rappresentazione dei numeri negativi

Modulo e segno	Complemento a 1	Complemento a 2
000 = +0	000 = +0	000 = +0
001 = +1	001 = +1	001 = +1
010 = +2	010 = +2	010 = +2
011 = +3	011 = +3	011 = +3
100 = -0	100 = -3	100 = -4
101 = -1	101 = -2	101 = -3
110 = -2	110 = -1	110 = -2
111 = -3	111 = -0	111 = -1

La rappresentazione in complemento a due non introduce una **doppia rappresentazione per lo zero**, comprende però un numero negativo, che non ha il corrispondente positivo.

Tutti i numeri negativi hanno il bit più significativo pari a 1.

Rappresentazione dei numeri negativi

Numeri con segno a 32 bit:

0000	0000	0000	0000	0000	0000	0000	0000	_{due}	=	0	_{dieci}
0000	0000	0000	0000	0000	0000	0000	0001	_{due}	=	+	1 _{dieci}
0000	0000	0000	0000	0000	0000	0000	0010	_{due}	=	+	2 _{dieci}
...											
0111	1111	1111	1111	1111	1111	1111	1110	_{due}	=	+	2,147,483,646 _{dieci}
0111	1111	1111	1111	1111	1111	1111	1111	_{due}	=	+	2,147,483,647 _{dieci}
1000	0000	0000	0000	0000	0000	0000	0000	_{due}	=	-	2,147,483,648 _{dieci}
1000	0000	0000	0000	0000	0000	0000	0001	_{due}	=	-	2,147,483,647 _{dieci}
1000	0000	0000	0000	0000	0000	0000	0010	_{due}	=	-	2,147,483,646 _{dieci}
...											
1111	1111	1111	1111	1111	1111	1111	1101	_{due}	=	-	3 _{dieci}
1111	1111	1111	1111	1111	1111	1111	1110	_{due}	=	-	2 _{dieci}
1111	1111	1111	1111	1111	1111	1111	1111	_{due}	=	-	1 _{dieci}

Rappresentazione dei numeri negativi

Con 32 bit il bit di segno ha -2^{31} come peso.

Per cambiare il segno, si invertono tutti i bit e poi si aggiunge 1.

Estensione del segno

Il MIPS offre istruzioni apposite che operano con numeri senza segno.

Rappresentazione esadecimale

Somma e sottrazione

Come per la base 10.

La sottrazione si riduce ad una somma utilizzando la rappresentazione in complemento a 2.

Overflow (tracimazione, trabocco)

Si verifica quando l'hardware non può rappresentare il risultato.

Nella somma si rileva se gli operandi sono concordi ed il risultato è di segno opposto (bit di segno errato).

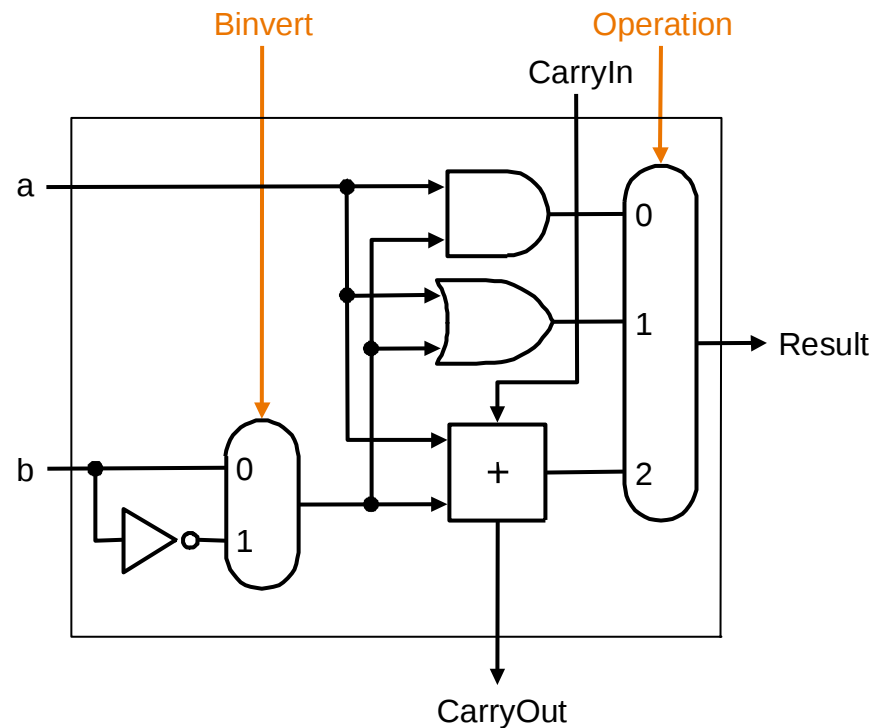
Il MIPS dispone di istruzioni che rilevano o meno l'overflow (eccezione).

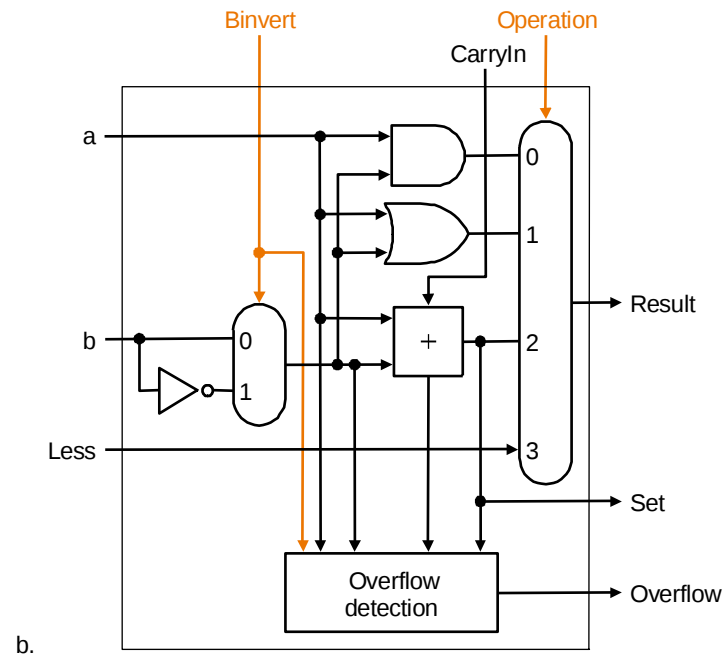
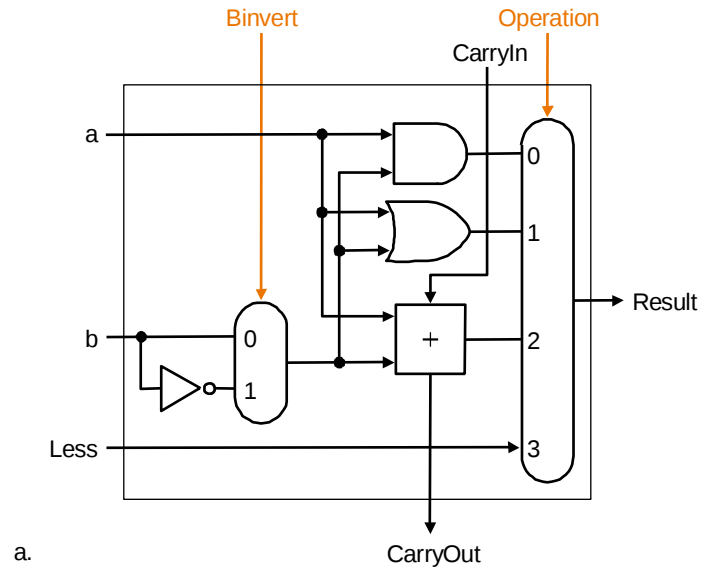
ALU

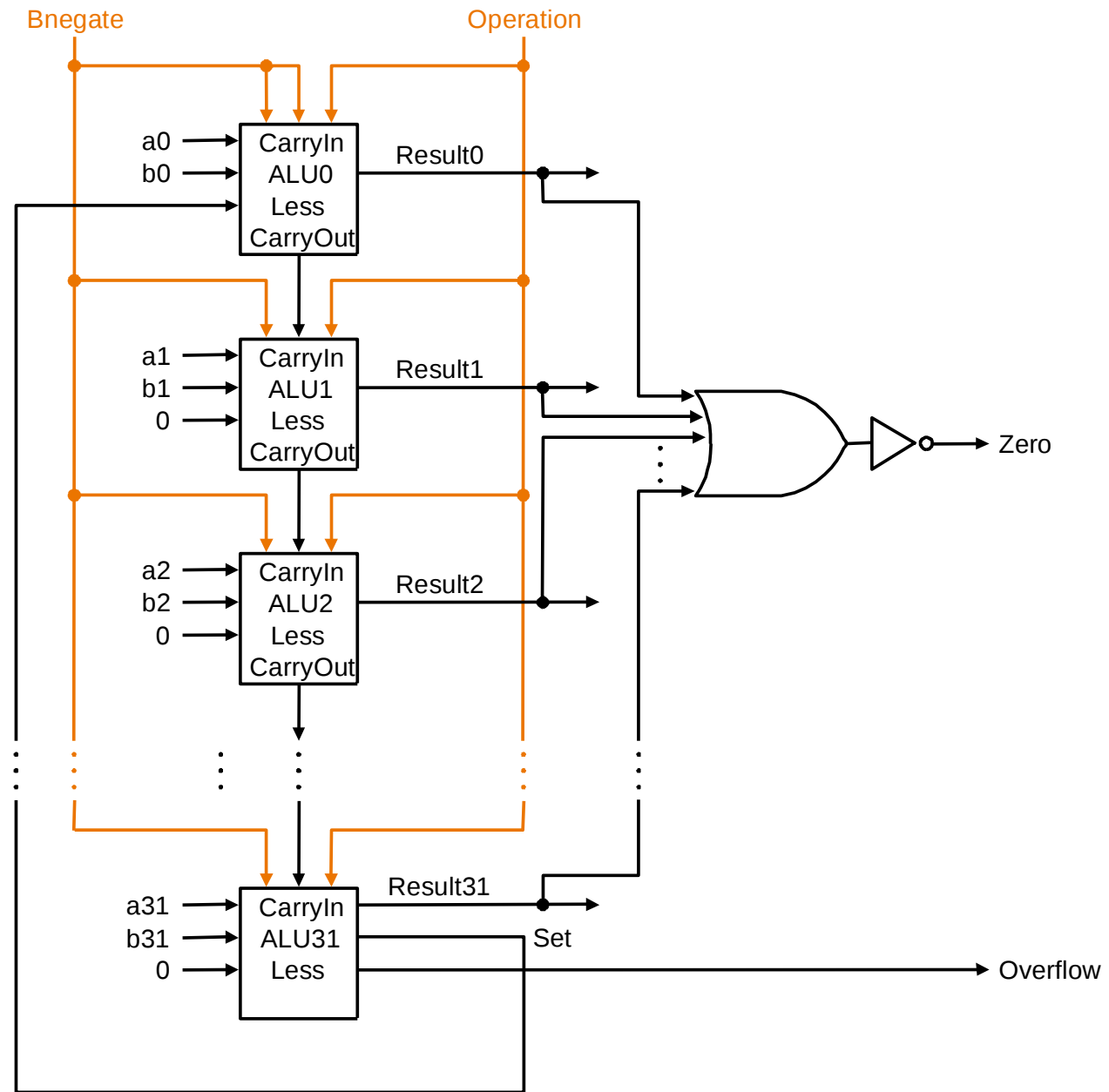
Arithmetic Logic Unit – Unità logico aritmetica

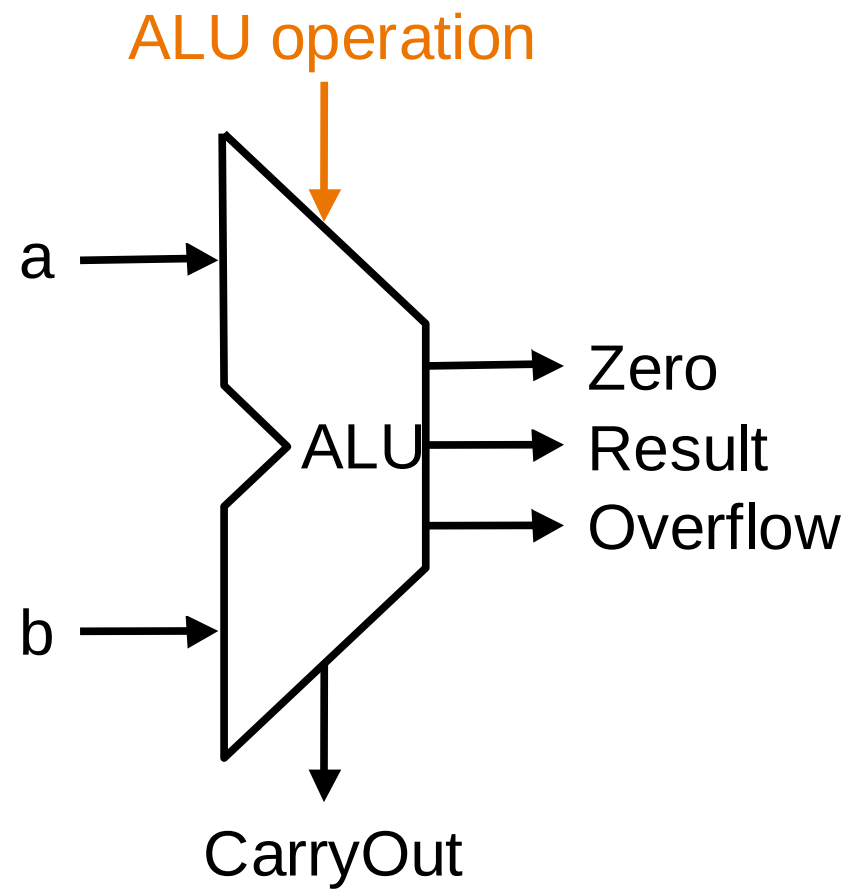
Effettua operazioni logico aritmetiche all'interno della CPU.

Per il MIPS consideriamo ALU a 32 bit costruite a partire da ALU a 1 bit; es.:









Carry Lookahead

La propagazione del riporto attraverso i 32 sommatore è lenta, bisogna ricorrere a metodi che permettano di anticipare il riporto.

Con hardware aggiuntivo si ricavano due nuovi segnali: *genera* e *propaga*. Il primo genera un riporto indipendentemente dall'esistenza di un riporto in entrata, il secondo propaga in avanti il riporto.

Utilizzando un numero minore di porte logiche per trasmettere il segnale di riporto in ingresso, si riduce il tempo di risposta con conseguente aumento delle prestazioni.

Riferimenti

Computer Organization and Design

The Hardware/Software Interface 3rd Edition

David A. Patterson, John L. Hennessy

Capitolo 3

Appendice B

Versione italiana:

Struttura e Progetto dei Calcolatori

L'Interfaccia Hardware-Software

2^a edizione Zanichelli

<http://en.wikipedia.org/> o <http://it.wikipedia.org/>