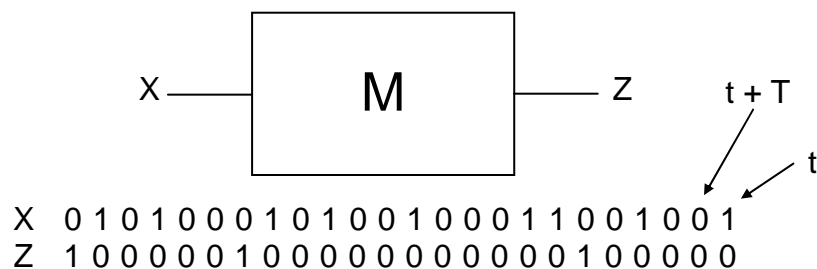


Corso di Calcolatori elettronici A

Compito scritto A – 27/3/2007

- 1) Progettare con un automa a stati finiti ed implementare con sole porte NAND, dopo aver minimizzato il numero delle porte stesse, la macchina sequenziale M la cui uscita Z inizialmente a 0 diventa 1, solo se sulla linea di ingresso X si sono presentati 4 zeri; la macchina torna quindi nello stato iniziale. Se 3 zeri ricevuti in ingresso sono consecutivi, la macchina ritorna nello stato iniziale come illustrato nell'esempio seguente.



- 2) Un programma in assembler MIPS effettua in un ciclo 2 lb. La prima istruzione lb effettua le letture sequenziali a partire dall'indirizzo 0x1BAC1FFF, la seconda a partire da 0x2DBE3FFE. Nell'ultima iterazione gli indirizzi relativi alle 2 lb sono rispettivamente 0x1BAC3801 e 0x2DBE5800. Il computer che esegue il codice dispone di una cache per i dati di 16 KByte, set-associative a 2 vie e con blocchi di 512 parole.

Supponendo la cache inizialmente vuota:

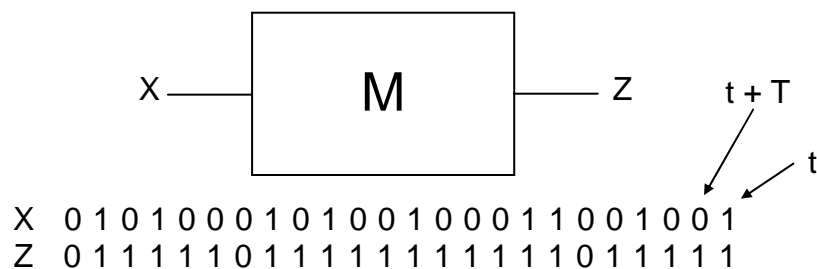
- Specificare per quali letture si ha un miss.
- Rappresentare graficamente le variazioni che avvengono nella cache evidenziando i tag dei blocchi caricati. Per l'eventuale sostituzione dei blocchi utilizzare la tecnica LRU.

- 3) Scrivere una funzione in assembler MIPS che riceva in ingresso l'indirizzo di un vettore di parole ed il numero dei suoi elementi e restituisca 0 se esiste almeno un bit, nella medesima posizione per tutte le parole, pari a 0 in tutte le parole del vettore; diversamente verrà restituito 1.

Corso di Calcolatori elettronici A

Compito scritto B – 27/3/2007

- 1) Progettare con un automa a stati finiti ed implementare con sole porte NAND, dopo aver minimizzato il numero delle porte stesse, la macchina sequenziale M la cui uscita Z inizialmente a 1 diventa 0, solo se sulla linea di ingresso X si sono presentati 4 zeri; la macchina torna quindi nello stato iniziale. Se 3 zeri ricevuti in ingresso sono consecutivi, la macchina ritorna nello stato iniziale come illustrato nell'esempio seguente.



- 2) Un programma in assembler MIPS effettua in un ciclo 2 lb. La prima istruzione lb effettua le letture sequenziali a partire dall'indirizzo 0x2ACB1FFF, la seconda a partire da 0x3EBD3FFE. Nell'ultima iterazione gli indirizzi relativi alle 2 lb sono rispettivamente 0x2ACB3801 e 0x3EBD5800. Il computer che esegue il codice dispone di una cache per i dati di 16 KByte, set-associative a 2 vie e con blocchi di 512 parole.

Supponendo la cache inizialmente vuota:

- Specificare per quali letture si ha un miss.
- Rappresentare graficamente le variazioni che avvengono nella cache evidenziando i tag dei blocchi caricati. Per l'eventuale sostituzione dei blocchi utilizzare la tecnica LRU.

- 3) Scrivere una funzione in assembler MIPS che riceva in ingresso l'indirizzo di un vettore di parole ed il numero dei suoi elementi e restituisca 1 se esiste almeno un bit, nella medesima posizione per tutte le parole, pari a 1 in tutte le parole del vettore; diversamente verrà restituito 0.