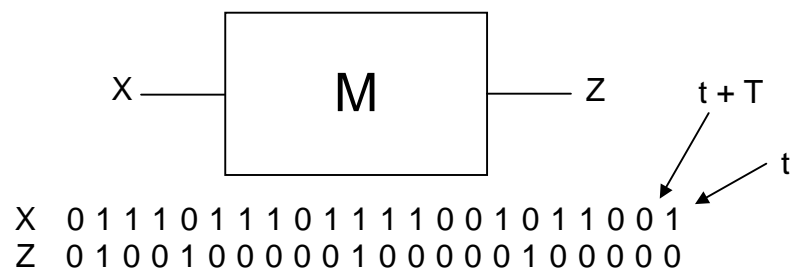


Corso di Calcolatori elettronici A

Compito scritto A – 5/4/2005

- 1) Progettare con un automa di Moore ed implementare con sole porte NAND, dopo aver minimizzato il numero delle porte stesse, la macchina sequenziale M che, dopo ogni gruppo di 3 bit ricevuti sulla linea d'ingresso X, emette in uscita sulla linea Z un 1 solo se si sono presentati i bit 011 o 111; in tutti gli altri casi Z vale 0 come evidenziato nell'esempio seguente.



- 2) Un calcolatore dispone di una cache primaria di 64B set-associative a 2 vie con blocchi di 2 parole e di una cache secondaria di 128B set-associative a 2 vie con blocchi di 4 parole.

Supponendo si abbia l'architettura MIPS e le cache inizialmente vuote, rappresentare graficamente lo stato delle cache evidenziando i tag dei blocchi caricati dopo ogni lettura ai seguenti indirizzi: 0x7EDCF884, 0x7BE4A893, 0x7BE4A89B e 0x7EDCF888. Per ogni accesso indicare se si tratta di un hit o un miss per le due cache del calcolatore. Per l'eventuale sostituzione dei blocchi utilizzare la tecnica LRU.

- 3) Scrivere una procedura in assembler MIPS che riceva in ingresso l'indirizzo di un vettore di interi ed il numero dei suoi elementi e per ogni elemento del vettore stesso effettui la seguente assegnazione:

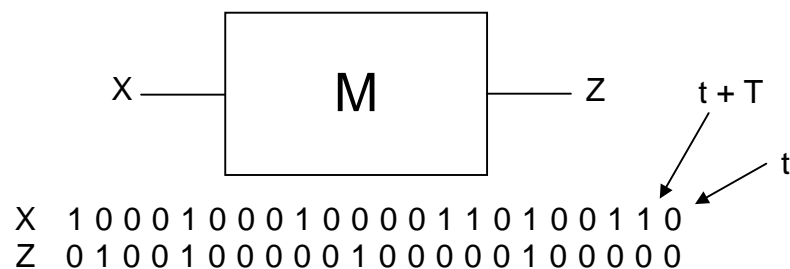
```
if a[i] >= 127 And a[i] < 253 then
    a[i] = f(a[i]+2) + 2
else
    a[i] = f(a[i]+3) + 3
```

Dove con $f()$ si è indicata una funzione a disposizione del programmatore.

Corso di Calcolatori elettronici A

Compito scritto B – 5/4/2005

- 1) Progettare con un automa di Moore ed implementare con sole porte NAND, dopo aver minimizzato il numero delle porte stesse, la macchina sequenziale M che, dopo ogni gruppo di 3 bit ricevuti sulla linea d'ingresso X, emette in uscita sulla linea Z un 1 solo se si sono presentati i bit 100 o 000; in tutti gli altri casi Z vale 0 come evidenziato nell'esempio seguente.



- 2) Un calcolatore dispone di una cache primaria di 64B set-associative a 2 vie con blocchi di 2 parole e di una cache secondaria di 128B set-associative a 2 vie con blocchi di 4 parole.

Supponendo si abbia l'architettura MIPS e le cache inizialmente vuote, rappresentare graficamente lo stato delle cache evidenziando i tag dei blocchi caricati dopo ogni lettura ai seguenti indirizzi: 0x7FCDE884, 0x7A4EB893, 0x7A4EB89B e 0x7FCDE888. Per ogni accesso indicare se si tratta di un hit o un miss per le due cache del calcolatore. Per l'eventuale sostituzione dei blocchi utilizzare la tecnica LRU.

- 3) Scrivere una procedura in assembler MIPS che riceva in ingresso l'indirizzo di un vettore di interi ed il numero dei suoi elementi e per ogni elemento del vettore stesso effettui la seguente assegnazione:

```
if v[i] >= 123 And v[i] < 257 then
    v[i] = g(v[i]+4) + 4
else
    v[i] = g(v[i]+5) + 5
```

Dove con $g()$ si è indicata una funzione a disposizione del programmatore.