

Corso di Calcolatori elettronici A

Compito scritto A – 5/12/2006

- 1) Progettare con un automa di Mealy ed implementare con sole porte NAND, dopo aver minimizzato il numero delle porte stesse, il riconoscitore della sequenza 0100 (il bit meno significativo è il primo ad entrare nella macchina). Si utilizzi il riconoscitore che analizza in ingresso blocchi consecutivi di n bit, dove n è la lunghezza della sequenza in esame.

- 2) Un calcolatore con frequenza di clock pari a 2,4 GHz dispone di una cache di 16KB set-associative a 2 vie con blocchi di 4 parole. Frequenza di successo per le istruzioni pari al 94% e per i dati pari al 84%. Per l'accesso in caso di hit vengono impiegati 4 cicli di clock. La penalità di fallimento per l'accesso in memoria principale è di 38 cicli di clock.

Supponendo si abbia l'architettura MIPS vista a lezione determinare:

- Il tag ed il numero di blocco o insieme per i 3 indirizzi 0x0049EC77, 0x71AD91C6 e 0x228DEFCD. Specificare inoltre se i 3 accessi si riferiscono al segmento stack, dati o testo.
- Il tempo medio di accesso sperimentato dalla CPU, supponendo che il 31% delle istruzioni facciano accesso ai dati.
- Non variando le memorie esistenti proporre una modifica alla gerarchia di memorie in modo da ridurre il tempo medio di accesso sperimentato dalla CPU. Con dei valori verosimili ricalcolare quindi tale tempo per dimostrare il miglioramento.

- 3) Scrivere una funzione in assembler MIPS corrispondente al codice seguente:

```
int f(a)
{
    if(a == 0) return 1;

    return a*a - f(a - 1);
}
```