

Calcolatori Elettronici B

a.a. 2005/2006

INTRODUZIONE AL CORSO

Modalità e Note Organizzative

Massimiliano Giacomini

Programma (di massima) del Corso

NB: il corso approfondisce ed estende i concetti trattati nel corso di Calcolatori A (conviene averlo già superato!)

1. Richiami su reti logiche (richiami dal corso di Calcolatori A)
2. Tecniche di specifica e realizzazione del controllo (singolo ciclo, multi-ciclo a stato esplicito e microprogrammato)
3. La struttura a pipeline e gestione delle criticità, prestazioni vs. realizzazione multi-ciclo.
4. Pipeline superscalari e dinamiche.
5. Il linguaggio Assembler Intel (con esercizi di programmazione).
6. Memoria virtuale e gerarchia di memorie.
7. Gestione dell'Input/Output e bus.

Il prossimo anno tutto potrebbe cambiare...

Nuovi Argomenti trattati nel corso di Calcolatori B

Calcolatori A

Assembler MIPS

CPU: Multi-Ciclo

Memoria Cache

I/O

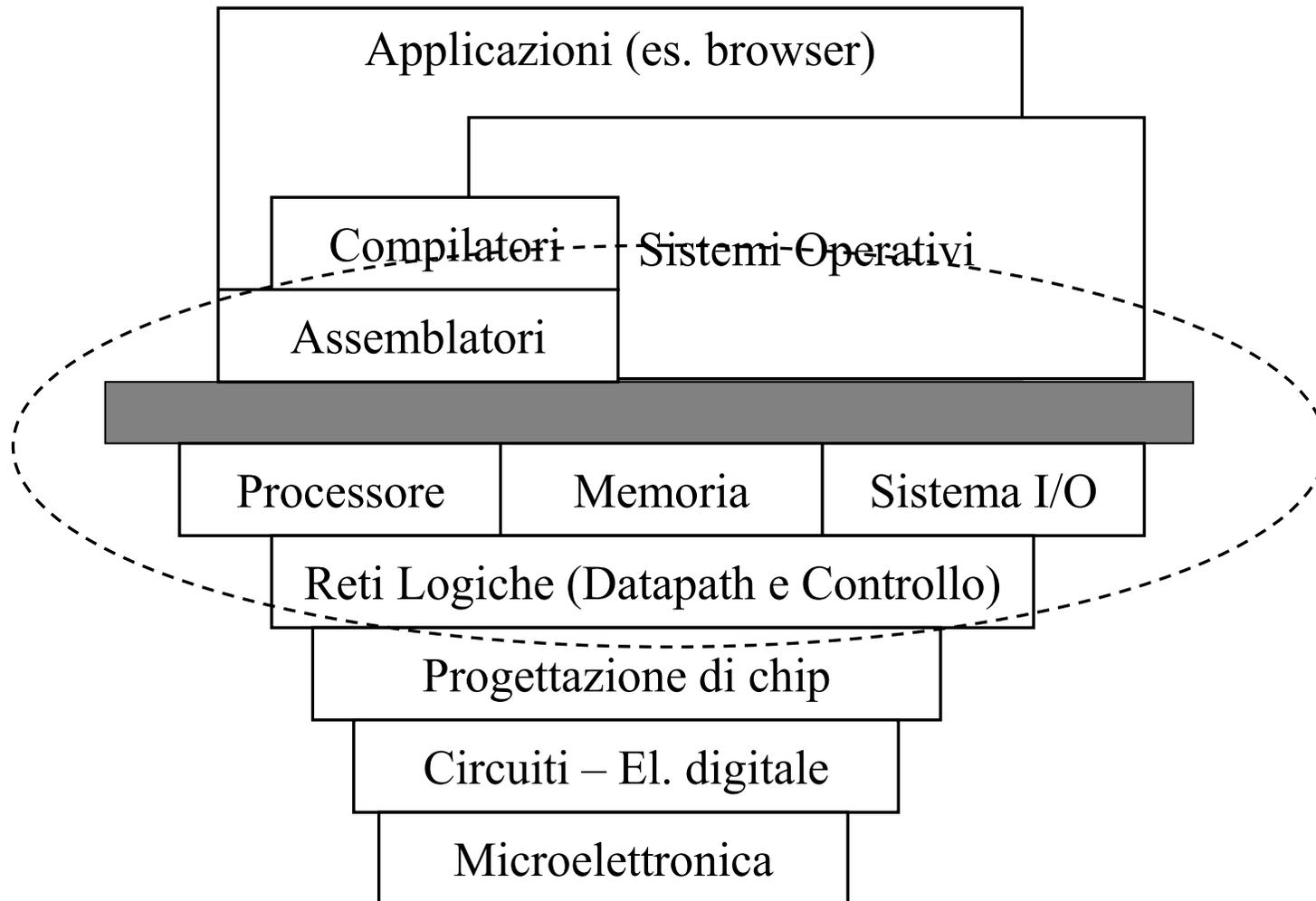
Calcolatori B

Assembler Intel

Pipeline

Memoria virtuale

Bus sincroni e asincroni



NB: Anche se si lavora ad un livello, è importante conoscere gli altri! Si richiede il coordinamento di molti livelli di astrazione, mai completamente indipendenti!
 Esempi: Sistema Operativo richiede di conoscere organizzazione del calcolatore
 Compilatore può produrre software “ottimizzato” per l’hw sottostante
 Prestazioni influenzate da architettura, organizzazione + livelli bassi

Questioni formali e non...

PRECEDENZE:

- **Fondamenti di Informatica A**
- Fondamenti di Informatica B

PROPEDEUTICITA':

- **Calcolatori Elettronici A**
- Fondamenti di Informatica C

Materiale di studio

Sito Internet del Corso: <http://zeus.ing.unibs.it/calcb/>

- Lucidi del corso
- Links, informazioni varie, eventuale software da scaricare
- News, risultati degli esami, ecc.
- Ogni altra cosa dovesse risultare utile!

Libro

- Patterson & Hennessy:

Computer Organization and Design [Third Edition]

[Morgan Kaufmann - Elsevier]

Lo stesso di Calcolatori A

Libri per la consultazione:

- Hamacher, Vranesic, Zaky:

Introduzione all'architettura dei calcolatori

[Mc Graw-Hill]

- Giacomo Bucci:

Architetture dei calcolatori elettronici

[Mc Graw-Hill]

- A. Tanenbaum:

Structured Computer Organization

[Prentice Hall]

NB: in ogni caso, il programma è costituito da tutti e soli gli argomenti trattati a lezione!!!

Contattarmi

Ufficio n. 21 del DEA

E-mail: giacomini@ing.unibs.it

Orario di ricevimento:

MERCOLEDI' DALLE 10.00 alle 13.00

- Garantito in periodo di lezione [eventi speciali - p.es. sedute di laurea - a parte]
(e di norma anche dopo, ma si consiglia appuntamento via mail per sicurezza)
- Per particolari esigenze (es. NO per chiedere quando escono i risultati!):
si consiglia di usare l'e-mail
- Eventuali variazioni di orario/giorno indicate nel sito internet del corso.

Modalità di Esame

DA DECIDERE **ADESSO.**

PRIMA IPOTESI:

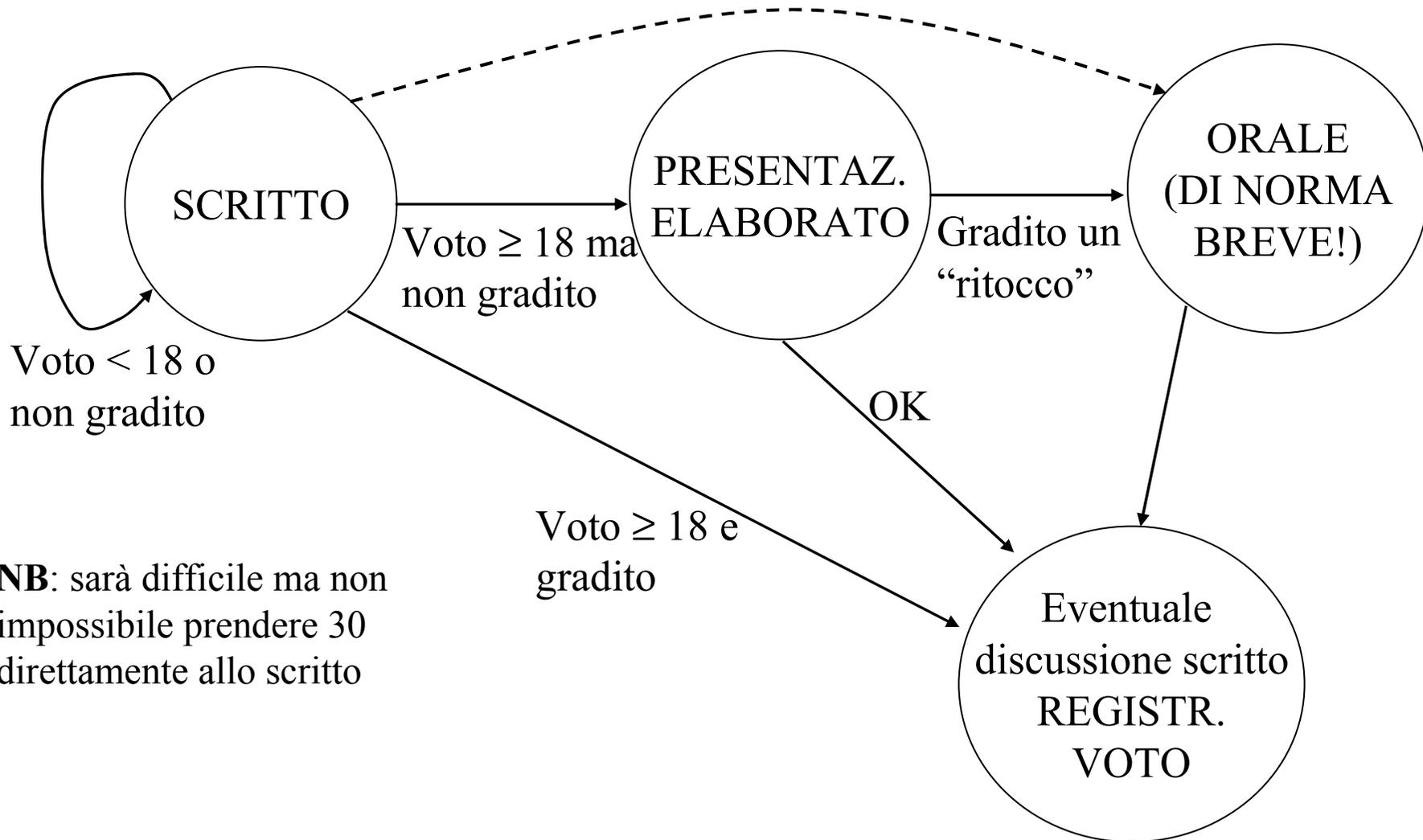


Principi di progettazione suggeriti dal Patterson:

- rendere veloce l'evento più frequente
- un buon progetto è frutto di buoni compromessi

SECONDA IPOTESI:

Voto ≥ 18 ma valutazione non adeguata alla preparazione



NB: sarà difficile ma non impossibile prendere 30 direttamente allo scritto

Evento più frequente: solo scritto, pretese di voto non eccessive

Compromesso: elaborato per appassionati (NO COPIA E INCOLLA!!!)

TIPOLOGIA DI ESAME SCRITTO

- Lungo e quanto più possibile ampio
- Tempo di svolgimento ampio e adeguato (2-3 ore)
- Teoria + esercizi
- modalità articolate (domande a risposta aperta, a crocette, esercizi, ecc.)

TIPOLOGIA DI ORALE

- Breve e “di aggiustamento”
- Discussione dello scritto

TIPOLOGIE DI ELABORATI

- Argomenti particolari proposti dal docente
- Argomenti particolarmente interessanti proposti dallo studente
- Casi concreti di applicazione di argomenti teorici visti a lezione su processori e architetture attuali
- Sviluppo in linguaggio VHDL o Verilog
- max 2-3 persone
- per tutti è richiesta interazione/discussione che sarà determinante ai fini della valutazione [intervallo ampio di valutazione!]