

Calcolatori Elettronici A

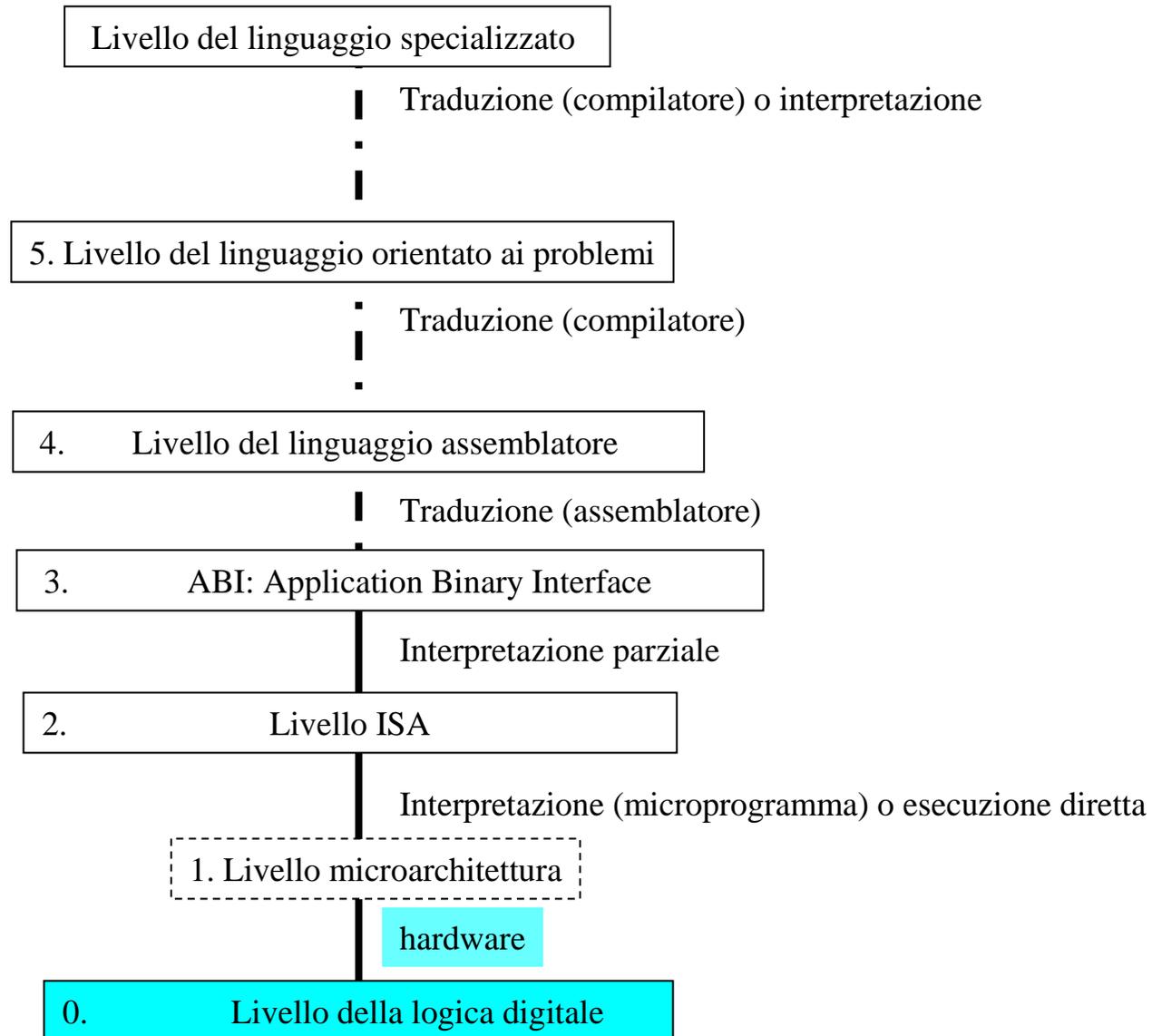
a.a. 2008/2009

IL “LIVELLO HARDWARE”

Introduzione alle reti logiche

Massimiliano Giacomini

DOVE CI TROVIAMO...



IL LIVELLO HARDWARE

istruzioni macchina

ISA

Livello
architetturale

Reti logiche:
registri, ALU, MUX...

Livello
logico

Porte logiche:
NOT, AND, ...

Livello
circuitale

Transistor

Livello
del layout

Organizzazione di
componenti per
implementare ISA

Modelli logici:
si parla di variabili,
valori... binari!

Modelli elettronici:
si parla di
tensioni, correnti, ecc.

Modelli fisici: si parla di
dimensioni fisiche,
materiali, ecc.

Il livello del layout

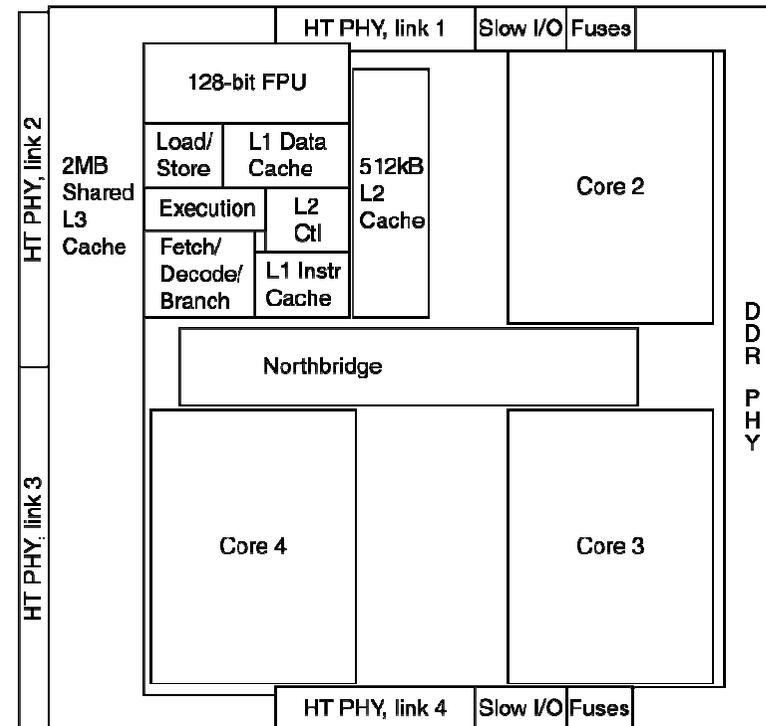
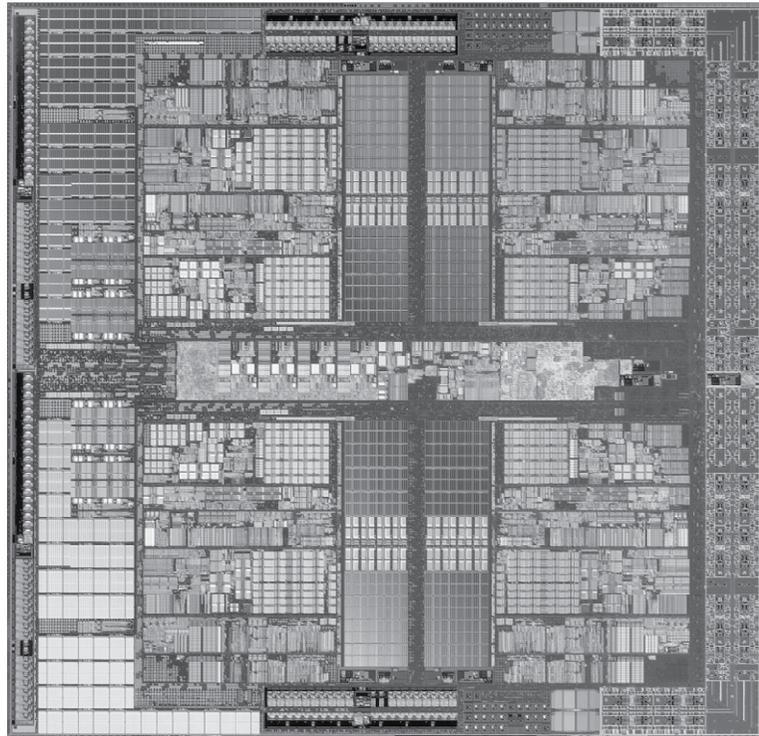
- Dalla materia: silicio (semiconduttore) + processi chimici che permettono di creare “zone” con comportamento:
 - conduttore (aggiunta di rame, alluminio)
 - isolante
 - semiconduttore (con drogaggio): conduce o isola a seconda delle condizioni

- Ai transistor: si comportano come “interruttori” comandati elettricamente

⇒ VLSI: Very Large Scale Integrated circuit
- fino a milioni di transistor

- A questo livello si considerano le proprietà fisiche della materia (incluse le dimensioni in gioco) che determinano le proprietà elettriche (utilizzate al livello superiore)

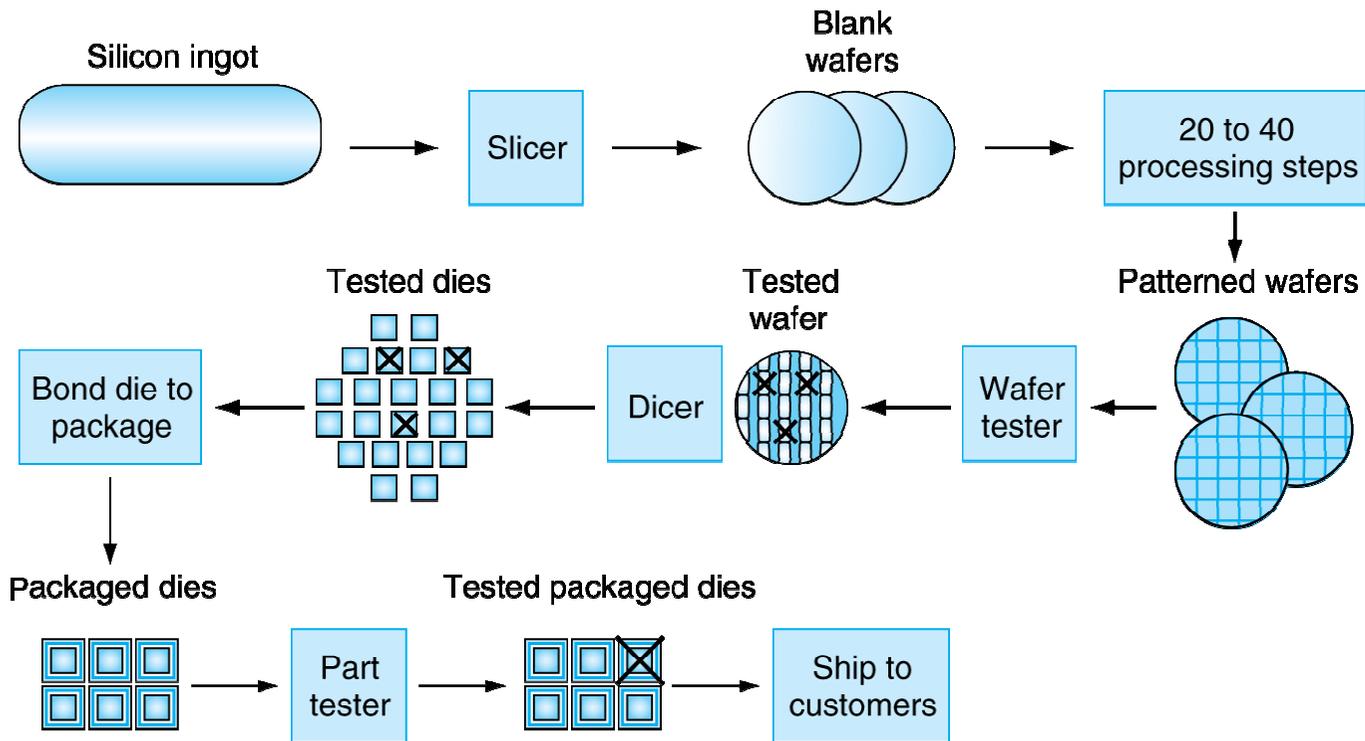
Esempio di layout: AMD Barcelona



NB: dimensioni in gioco anche sotto i 50 nm ($50 \cdot 10^{-9}$ m) !!!

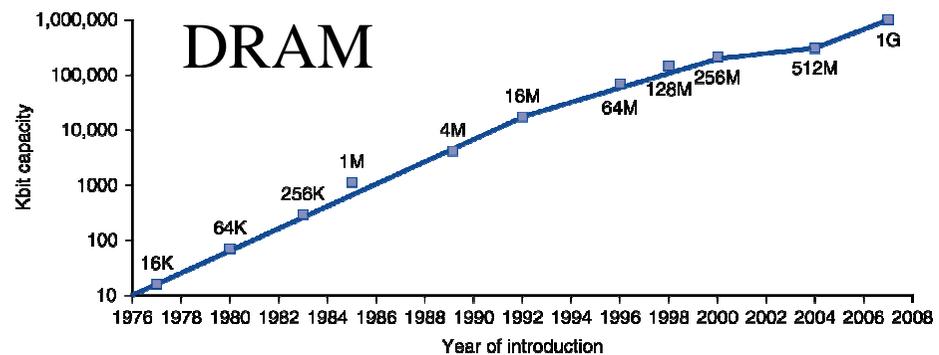
Il processo di fabbricazione di circuiti integrati

Vedi libro,
par. 1.4



L'evoluzione

- Legge di Moore:
capacità (#transistor)
raddoppia ogni 18-24 mesi



Le caratteristiche fisiche determinano:

- performance (velocità)

aumento densità di integrazione porta ad una diminuzione dei tempi di transizione dei gate!

- potenza dissipata (limite strutturale all'aumento delle frequenze!)

↓
con la tecnologia CMOS

$$\text{Power} = \text{Capacitive load} \times \text{Voltage}^2 \times \text{Frequency}$$

la tendenza

↑
cost. o
diminuisce

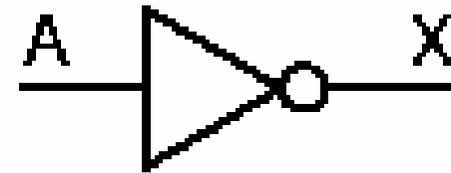
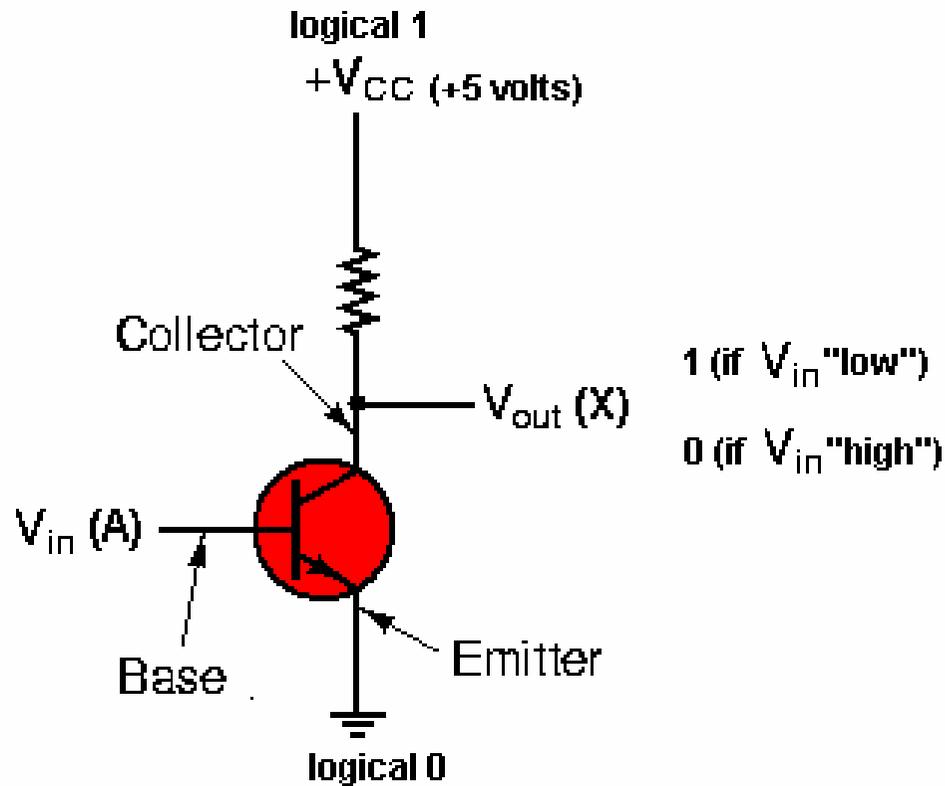
↑
5V → 1V

↑
aumenta...

Il livello dei circuiti

- Il “mattoncino fondamentale” è il transistor, di cui si conoscono le proprietà elettriche (determinate dal livello fisico)
- Collegando i transistor si ottengono le “porte logiche” elementari
 - a questo livello: da tensione agli ingressi → tensione in uscita
 - per convenzione:
 - tensione “alta”: 1, tensione “bassa”: 0 (o viceversa)
 - ⇒ a livello superiore la porta realizza una “funzione logica”
- Esistono molte varianti:
 - sulla base del transistor utilizzato: *famiglia logica*
 - (es. BiPolar, MOSFET, ecc.)
 - all’interno di una famiglia logica: vari modi di utilizzare i transistor
 - Nei calcolatori: CMOS che utilizza MOSFET

L'idea di base: Inverter (la porta logica NOT)

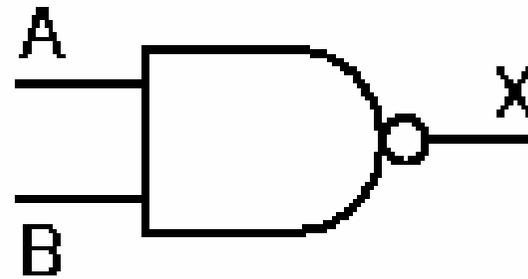
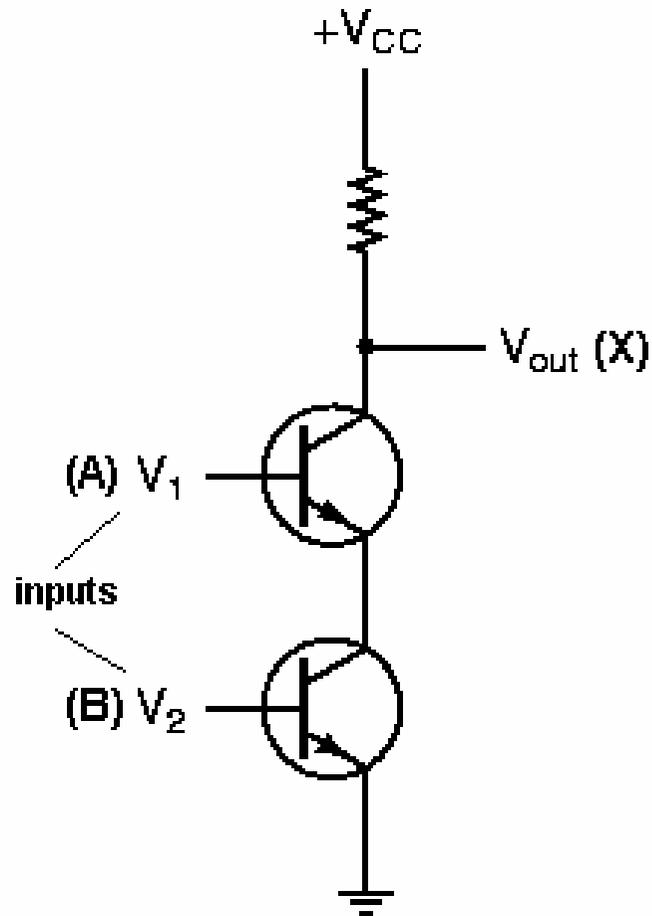


Simbolo della porta

A	X
0	1
1	0

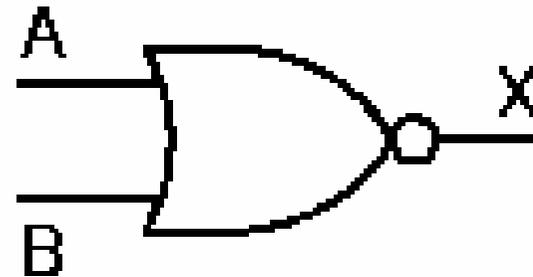
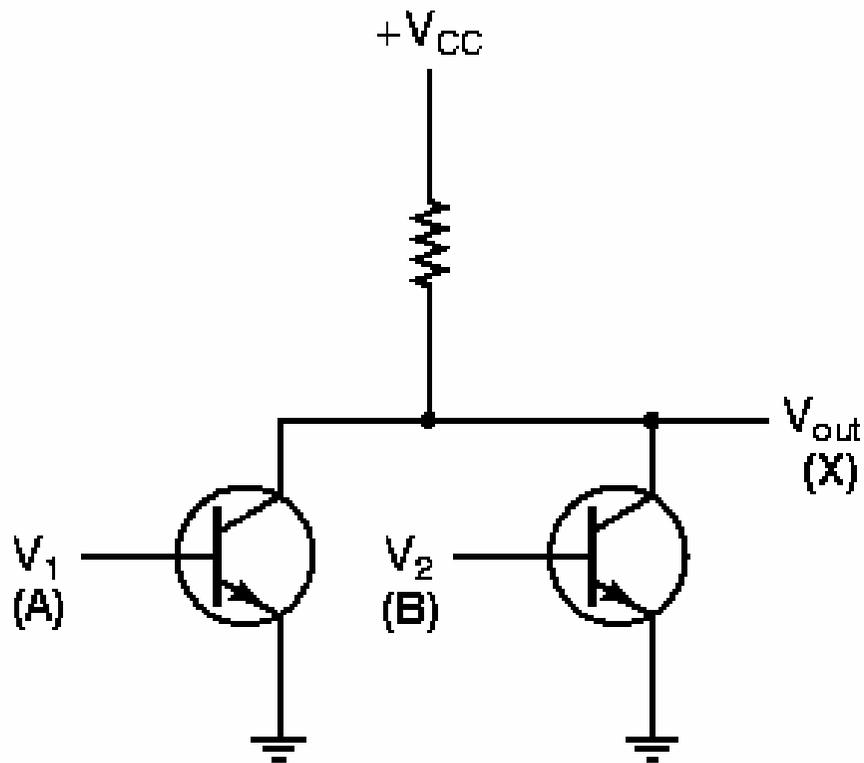
Tabella di verità
(a livello logico)

L'idea di base: la porta logica NAND



A	B	X
0	0	1
0	1	1
1	0	1
1	1	0

L'idea di base: la porta logica NOR



A	B	X
0	0	1
0	1	0
1	0	0
1	1	0

- Problema: si vede nei semplici esempi precedenti come si possa avere un flusso di corrente (consumo di potenza) anche in uno stato “stabile”
- La famiglia logica CMOS consuma (idealmente) solo durante la transizione tra uno stato e l’altro (dipende dalla frequenza)
+ permette di ottenere maggior densità di integrazione
⇒ preponderanza nei calcolatori
- In ogni caso, a livello circuitale si parla della realizzazione delle “*porte logiche*” che
– interpretate secondo la convenzione segnale analogico $\rightarrow \{0, 1\}$ –
diventano i “mattoni” del livello logico superiore

Il livello logico

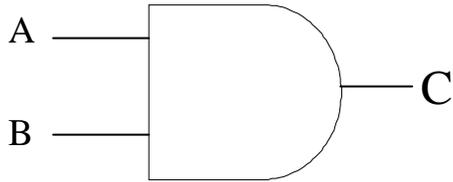
- I mattoni fondamentali sono le “porte logiche”, di cui non interessano più le caratteristiche elettriche, ma solo la dipendenza tra valori binari in ingresso e il valore binario in uscita

Porta logica

- Dispositivo fisico che realizza un elemento di calcolo binario
- Caratteristiche:
 - numero prefissato di linee di ingresso
 - una sola linea di uscita
- Alcuni parametri (livello circuitale e fisico):
 - assorbimento di energia
 - ritardo di propagazione
 - immunità dal rumore

Porte logiche che verranno utilizzate principalmente

AND



$$C = AB$$

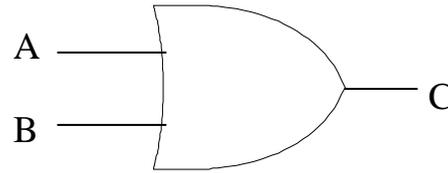
oppure:

$$C = A * B,$$

$$C = A \wedge B$$

A	B	C
0	0	0
0	1	0
1	0	0
1	1	1

OR



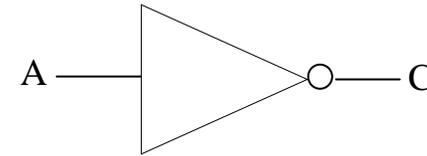
$$C = A + B$$

oppure:

$$C = A \vee B$$

A	B	C
0	0	0
0	1	1
1	0	1
1	1	1

NOT



$$C = \sim A$$

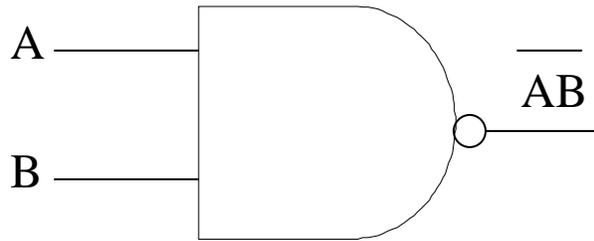
oppure:

$$C = \neg A,$$

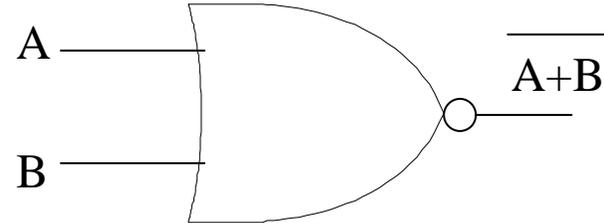
$$C = \bar{A}$$

A	C
0	1
1	0

Altre porte logiche:



NAND

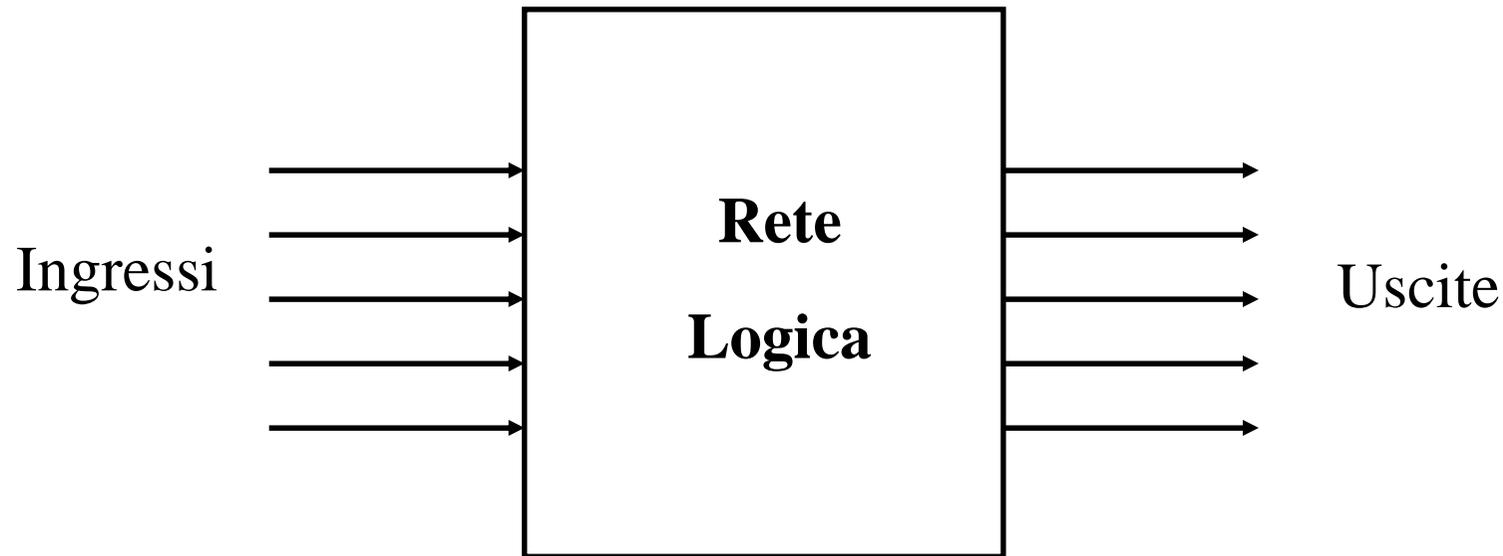


NOR

NB: a seconda della tecnologia circuitale utilizzata, avremo un insieme di porte logiche di riferimento

Rete logica

- A livello logico vengono studiate (sintetizzate | analizzate) le reti logiche, modellandole con le porte logiche



- Unidirezionale: dagli ingressi alle uscite, non viceversa!
- Due tipologie di reti logiche:
 - **combinatorie**: l'uscita è esclusivamente funzione dell'ingresso
 - **sequenziali**: l'uscita dipende dagli ingressi e dallo stato, che sintetizza la storia (successione degli ingressi)

Il livello architetturale

- A partire da “reti logiche” standard
(registri, ALU, MUX, memorie, unità di controllo, ecc.)
vedremo come implementare le istruzioni dell’ISA
- Sarà oggetto della parte successiva del corso, dopo che
avremo studiato le reti logiche...